MENUS SEARCH SINDEXS DETAILS JAPANESE

1/1

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

05-102602

(43)Date of publication of application: 23.04.1993

(51)Int.CI.

H01S 3/18

(21)Application number: 03-260388

(71)Applicant: MATSUSHITA ELECTRIC IND CO

LTD

(22)Date of filing:

08.10.1991

(72)Inventor: KUME MASAHIRO

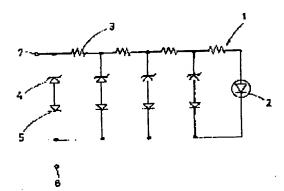
NAITO HIROKI

TATSUOKA KAZUKI NAKANISHI HIDEYUKI

(54) SEMICONDUCTOR LASER DEVICE

(57)Abstract:

PURPOSE: To provide a highly reliable semiconductor laser device by providing a heat sink to be loaded with a semiconductor chip with a protecting means against a surge current so as to improve electrostatic breakdown strength. CONSTITUTION: An integrated circuit for absorbing the surge current is made in a heat sink 1, and this integrated circuit and a semiconductor laser chip 2 are connected electrically.



LEGAL STATUS

[Date of request for examination]

17.01.1997

[Date of sending the examiner's decision of

05.12.2000

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of 2000-20590 rejection]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-102602

(43)公開日 平成5年(1993)4月23日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FΙ

技術表示箇所

H 0 1 S 3/18

9170-4M

審査請求 未請求 請求項の数2(全 5 頁)

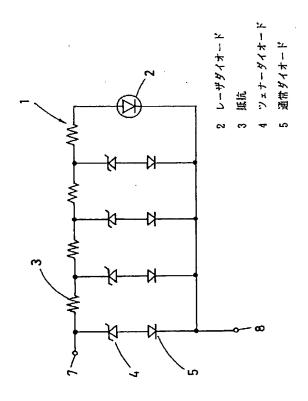
(21)出願番号	特顯平3-260388	(71)出願人	000005821 松下電器産業株式会社
(22)出願日	平成3年(1991)10月8日	(72)発明者	大阪府門真市大字門真1006番地
		(12)36514	大阪府門真市大字門真1006番地 松下電器
		(72)発明者	在業株式会社内 内藤 浩樹
			大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72)発明者	立岡 一樹 大阪府門真市大字門真1006番地 松下電器
			在業株式会社内
	÷	(74)代理人	弁理士 宮井 暎夫 最終頁に続く
			取於貝に称い

(54)【発明の名称】 半導体レーザ装置

(57)【要約】

【目的】 半導体レーザチップ2を搭載するヒートシンクにサージ電流に対する保護手段を設け、静電破壊耐能を向上させて、信頼性の高い半導体レーザ装置を提供する。

【構成】 ヒートシンクにサージ電流を吸収するための 集積回路を形成し、この集積回路と半導体レーザチップ 2を電気的に接続する。



【特許請求の範囲】

【請求項1】 ヒートシンク上に搭載された半導体レーザチップを一定光出力で駆動する半導体レーザ装置であって、ヒートシンクにサージ電流を吸収するための集積回路を形成し、この集積回路と半導体レーザチップを電気的に接続したことを特徴とする半導体レーザ装置。

【請求項2】 集積回路を、一導電型シリコンヒートシンクに他導電型不純物を拡散してPN接合ダイオードを形成し、前記他導電型不純物拡散領域の中に再び他導電型不純物拡散領域と一導電型不純物注入領域をもうけてツェナーダイオードと抵抗を形成して構成するとともに、ヒートシンク上に搭載された半導体レーザチップと接続してなる請求項1記載の半導体レーザ装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】この発明は、コンパクトディスク等の光ピックアップやレーザポインタ等において、一定 光出力で駆動される半導体レーザ装置に関するものである。

[0002]

【従来の技術】図4に従来の半導体レーザ装置のパッケージ内部の構造斜視図を示す。半導体レーザダイオードチップ30のP側はワイヤ31を通してリード線32に接続されている。レーザチップのN側はシリコンのヒートシンク34上に接着され、コモン端子35が接続されたステム36とつながっている。リード線32に正電圧、コモン端子35に負電圧が印加されるとレーザ光が出射される。通常、コンパクトディスクで用いる光出力(2~3mW)を得る電流は20~40mAであり、この時の端子間の電圧は1.8~2.0∨程度となっている。

【0003】このように構成され動作する半導体レーザ 装置に過大な電流が印加されると、超高密度のレーザ光 のために結晶端面が瞬時に破壊されて素子の劣化を招 く。そのため、半導体レーザ素子を回路に組み込んだ後 に、適当なサージ吸収回路を付加することで劣化防止を 図っている。

[0004]

【発明が解決しようとする課題】しかしながら、サージ電流は静電気によってももたらされるので、素子製造プロセスやセットへの組み込みプロセス時においても静電気によるサージ電流対策を講じる必要が生じていた。例えば、上記従来の半導体レーザにおいて、リード線32に規定以上の電圧が瞬間的にかかった場合、サージ電流が全てレーザチップ30に流れ込んでしまい、素子が破壊されることになるからである。

【0005】そこでこの発明は、半導体レーザチップを 搭載するヒートシンクにサージ電流に対する保護手段を 設けることにより静電破壊耐能を向上させ、信頼性の高 い半導体レーザ装置を提供することを目的とする。

[0006]

【課題を解決するための手段】上記課題を解決するため、この発明は次のような構成を採用した。すなわち、第1の発明の半導体レーザ装置は、ヒートシンク上に搭載された半導体レーザチップを一定光出力で駆動する半導体レーザ装置であって、ヒートシンクにサージ電流を吸収するための集積回路を形成し、この集積回路と半導体レーザチップを電気的に接続したことを特徴としている。

【0007】第2の発明の半導体レーザ装置は、第1の発明における集積回路を、一導電型シリコンヒートシンクに他導電型不純物を拡散してPN接合ダイオードを形成し、前記他導電型不純物拡散領域の中に再び他導電型不純物拡散領域と一導電型不純物注入領域をもうけてツェナーダイオードと抵抗を形成して構成するとともに、この集積回路とヒートシンク上に搭載された半導体レーザチップとを接続してなる。

[8000]

【作用】この発明の構成によれば、リード線を介して外部から正電圧或いは負電圧のサージ電圧がかかった時に、サージ電流をツェナーダイオードの方に効果的に流すことができるので、半導体レーザチップの破壊を防止することができる。また、半導体レーザチップを搭載するヒートシンクにサージ電流吸収回路を集積回路として形成するので、これらを一体化して構成でき、取扱いが容易で信頼性の高い装置を提供できる。

[0009]

【実施例】図1はこの発明の半導体レーザ装置の実施例 の回路構成を示す図で、この半導体レーザ装置1は、レ ーザダイオード2に対し、ツェナーダイオード4と通常 のダイオード5を逆方向に直列に接続してなるととも に、レーザダイオードのP側をツェナーダイオードのN 側に、レーザダイオードのN側を通常ダイオードのN側 に接続してなるサージ電流吸収回路が並列に4段接続さ れている。基本的な構成としては1段の接続であっても よい。また、レーザダイオード2のP側とツェナーダイ オード4のN側との間には抵抗3が付加されている。こ の抵抗3は省くことができる。レーザダイオード2の動 作電流、動作電圧は各々20mA、1.8Vで、4Ωの 抵抗3を4段直列に入れることで動作電圧を2.12V としている。ツェナーダイオード4のツェナー電圧は 2.8 Vで、通常ダイオード5の逆方向電圧は15 V以 上としている。この様な構成とすることにより、サージ 電流を効果的に吸収することができ、静電破壊耐量は1 O倍以上に上昇する。

【0010】図2は図1に示す回路をシリコンのヒートシンク上に作製した場合の断面構造図を示す図である。 N型Si基板11にP型不純物を拡散して通常ダイオードのPN接合を作り、P型不純物領域12の中に更に濃度の大きいP型不純物領域13を作る。次にN型不純物 を表面に浅く注入し、濃度の大きいP型領域との間でツェナー電圧の低いツェナーダイオードを形成する。また、N型不純物注入領域14を濃度の大きいP型領域の外にもつなげることにより、ツェナーと接続する抵抗が形成され、抵抗の他端は電極17を介してレーザチップ15のP側に接続される。レーザチップのN側はワイヤ16を介してN型基板に接続される。この回路を複数個シリコン上に作り、つなげることによって図1に示す回路を実現することができ、ヒートシンク上に半導体レーザチップとサージ電流吸収回路を一体的に構成することができる。

【0011】図3はヒートシンク上に半導体レーザチップとサージ電流吸収回路を一体的に構成したものをパッケージ内に収めた様子を示す構造斜視図である。リード線20からワイヤ21でシリコンのヒートシンク11上の第一段目のツェナーダイオードに結線され、リード線20から印加されるサージ電流は4段構成のサージ電流吸収回路によりステム23に逃がされ、レーザチップ15をサージ電流から保護することが出来る。

【0012】なお、以上の実施例において、PとNが全て反対になった場合、即ちリード線に負電圧をかけてレーザを動作させる場合でも、上記と同様にサージ電流吸収回路を機能させることが出来るのは言うまでもない。

[0013]

【発明の効果】上記説明から明らかなように、この発明の半導体レーザ装置によれば、レーザチップを搭載させるとートシンク上にサージ電流吸収回路を有しているので、サージ電流からレーザチップの破壊を防止することができる。また、これらは一体化して構成されるので、セット組み込み工程に於ける不良を大幅に減らすことが出来、取扱いが容易で信頼性の高いレーザ装置を提供することができるようになった。

【図面の簡単な説明】

【図1】この発明の半導体レーザ装置の回路構成を示す 図である。

【図2】シリコンヒートシンクの断面構造図である。

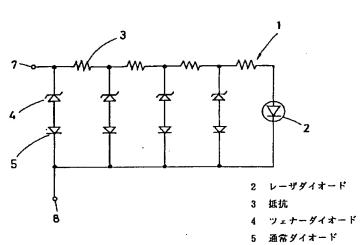
【図3】この発明の半導体レーザ装置のパッケージ内の 構造斜視図である。

【図4】従来の半導体レーザ装置のパッケージ内の構造 斜視図である。

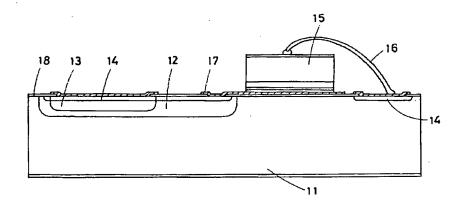
【符号の説明】

- 2 レーザダイオード
- 3 抵抗
- 4 ツェナーダイオード
- 5 通常ダイオード
- 11 ヒートシンク

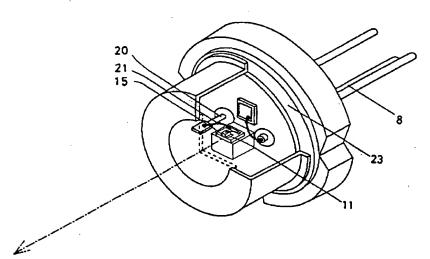
【図1】



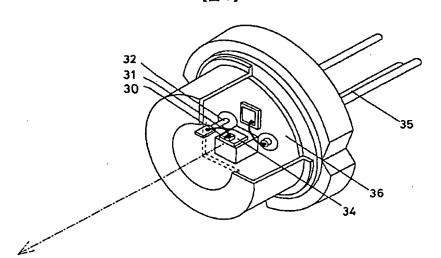




[図3]



【図4】



フロントページの続き

(72) 発明者 中西 秀行 大阪府門真市大字門真1006番地 松下電器 産業株式会社内